

概述

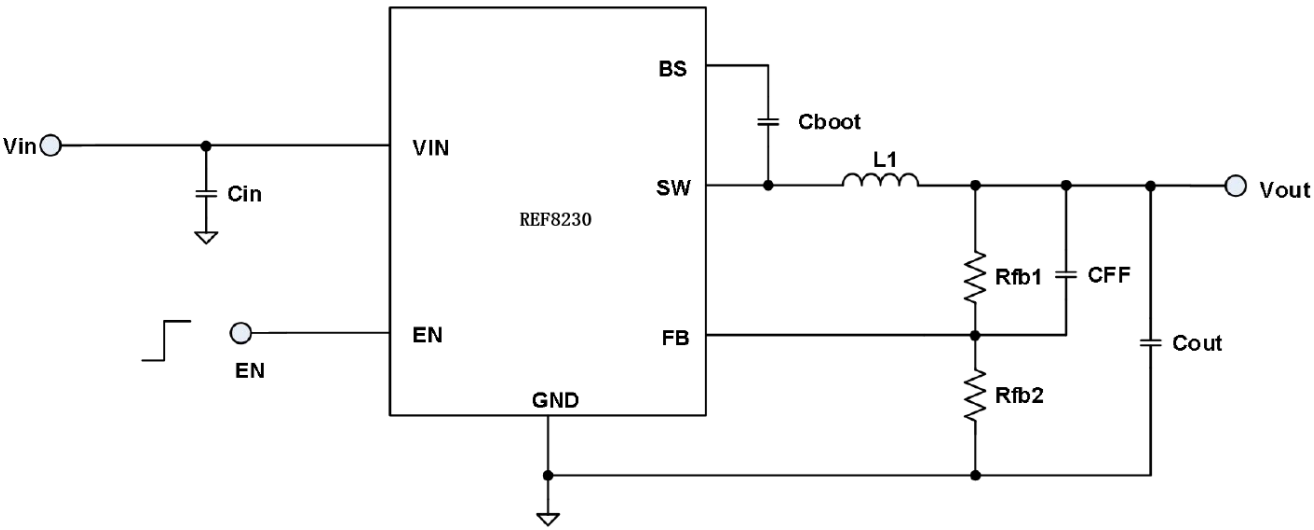
REF8230
4.5V 18V
3A III
III
REF8230
III
REF8230
III
REF8230
III
REF8230 SOT23-6 III

特点

3A
4.5V~18V
90m~ / 60m~
96%
MOSFET
SCP 0VP UVLO TSD

应用

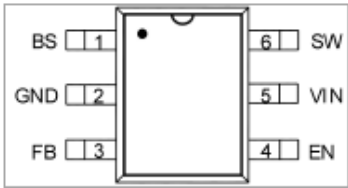
典型应用电路



订购信息

封装	订购型号	包装运输	产品打印
SOT23-6	REF8230	3000 颗/盘 编带	RDD1L XXXXXX

封装及引脚排列



SOT23-6

引脚说明

引脚号码	引脚名称	描述
1	BS	高侧栅极驱动器升压输入（接自举电容）
2	GND	接地
3	FB	输出电压反馈
4	EN	使能
5	VIN	电源输入
6	SW	SW 引脚，接电感

极限参数（注1）

符号	参数	参数范围	单位
SW	开关节点电压	-0.3 ~ 19	V
VIN	输入电压	-0.3 ~ 19	V
BS	自举电压	-0.3 ~ V _{SW} +6	V
EN	EN 电压	-0.3 ~ 19	V
FB	FB 电压	-0.3 ~ 6	V
T _J	工作结温范围	-40 ~ 150	°C
T _{STG}	存储温度范围	-55 ~ 150	°C
θ _{JA}	SOT23-6 封装热阻	220	°C/W

推荐工作范围

符号	参数	参数范围	单位
VIN	电源电压范围	4.5 ~ 18	V
T _{OPA}	工作温度范围	-40 ~ 85	°C
T _J	工作结温范围	-40 ~ 125	°C

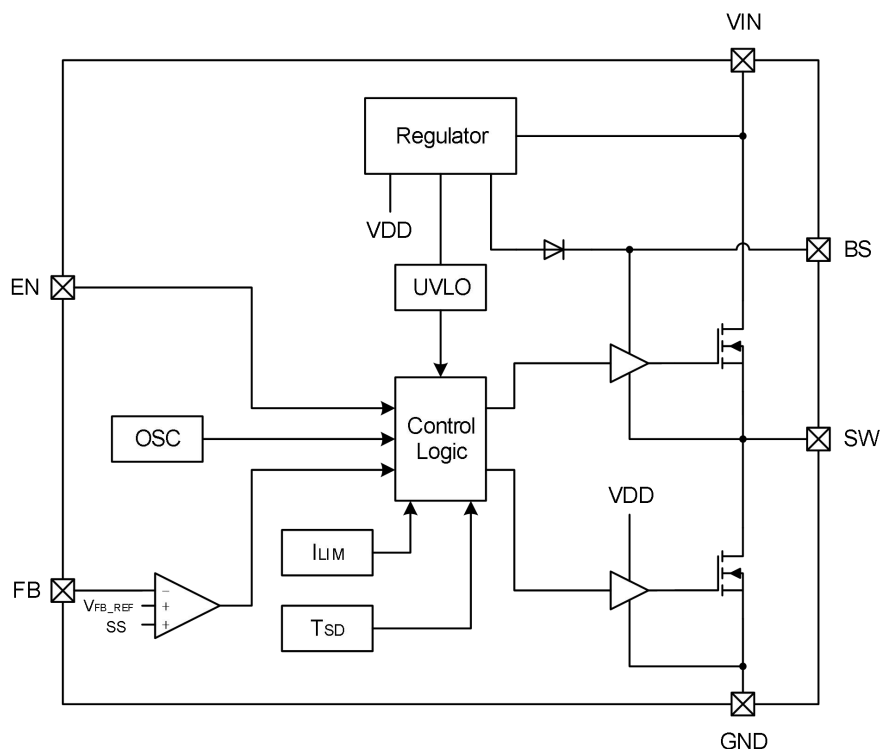
注 1： 极限参数是指超出该工作范围，芯片有可能损坏。推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

电气参数

(除非另外说明, 否则 $V_{IN}=12V$, $V_{OUT}=3.3V$, $L=6.8\mu H$, $C_{OUT}=66\mu F$, $I_{LOAD}=3A$, $T_A=25^{\circ}C$)

符号	参数	测试条件	最小值	典型值	最大值	单位
VIN 输入供电电压及电流						
V_{IN}	输入电源范围		4.5	-	18	V
V_{UVLO}	UVLO 阈值电压	VIN 上升	-	4.2	4.5	V
V_{UVLO_HYS}	UVLO 迟滞	VIN 下降	-	0.3	-	V
I_Q	静态电源电流	$I_{OUT}=0$; $V_{FB}=0.63V$	-	400	-	μA
I_{SD}	关机电流	$V_{EN}=0V$	-	2	-	μA
EN 使能						
V_{ENH}	EN 开启阈值电压		1.5	-	-	V
V_{ENL}	EN 关断阈值电压		-	-	0.4	V
I_{EN}	EN 泄漏电流	$V_{EN}=2V$	-	-	2	μA
FB 反馈						
V_{FB}	反馈参考电压		0.588	0.600	0.612	V
OSC 振荡器						
F_{OSC}	工作频率		400	500	600	kHz
D_{MAX}	最大占空比		-	95	-	%
t_{HIC_OFF}	打嗝模式下, 无开关动作的持续时间	输出短路	-	6.8	-	ms
功率 MOSFET						
R_{DS_ONH}	高侧功率管导通电阻		-	90	-	m Ω
R_{DS_ONL}	低侧功率管导通电阻		-	60	-	m Ω
I_{LIM}	高侧功率管电流限制		3.4	4.0	-	A
温度保护						
T_{SD}	过温保护关断		-	150	-	$^{\circ}C$
T_{SD_HYS}	过温保护迟滞		-	20	-	$^{\circ}C$

简化模块图



功能描述

REF8230
4.5V 18V
3A III

III

REF8230 采用先进的电流模式控制，实现快速瞬态响应，优化系统动态性能，轻载模式下效率显著提升。

REF8230 拥有全面故障保护机制，包括电流限制、过压、短路、欠压闭锁和热关断，确保系统安全稳定运行。

性能控制

EN 引脚控制芯片的开启和关闭。当 EN 引脚电压高于开启阈值时，芯片开始工作；反之，当 EN 引脚电压低于关闭阈值时，芯片停止工作。EN 引脚的默认状态为低电平。

轻载高效工作

REF8230 在轻载下能保持高效率。当输出从重载向轻载变化时，电感电流也会随之减小。当电感的最低电流降至 0 时，REF8230 的 MOSFET 会关断，从而进入非连续导通模式。若负载继续减小，芯片会跳过周期，让开关频率降低，从而使轻载保持高效。

UVLO 保护

UVLO 有两个阈值电压，分别为 UVLO 高阈值（典型值为 4.2V）和 UVLO 低阈值（典型值为 3.9V）。在上电期间，当 VIN 高于 UVLO 高阈值时，芯片启动，同时 UVLO 比较器阈值电压翻转为低阈值。当 VIN 电压低于 UVLO 低阈值时，芯片关断，直到 VIN 电压高于 UVLO 高阈值时重新启动。

热关断

如果芯片结温超出阈值（典型值为 150°C），则触发过热保护，芯片会关断。当芯片结温降低至恢复阈值时，芯片进入重新启动状态。

应用说明

输出电压设置

在 REF8230 的 DC-DC 转换系统中，输出电压由下式给出：

$$V_{OUT} = V_{FB} \cdot \frac{R_{fb1} + R_{fb2}}{R_{fb2}}$$

其中：

V_{OUT}：输出电压

V_{FB}：反馈电压基准，典型值为 0.6V

R_{fb1}：FB 上拉电阻，接在 FB 引脚与输出之间

R_{fb2}：FB 下拉电阻，接在 FB 引脚与 GND 之间

电容器选择

为了确保 REF8230 芯片的稳定运行并有效减少噪声干扰及承受电流浪涌，在 V_{IN}（输入电压）引脚到 GND（地）之间，至少配置一个 10 μF 的多层陶瓷电容器（MLCC），推荐并联安装两个 10 μF 的 MLCC。这种配置能够显著提升电路的噪声抑制能力和电流处理能力，从而保护芯片免受瞬态电压和电流波动的影响。

BS 和 SW 引脚之间必须连接一个陶瓷电容，以确保系统正常运行。推荐使用容量为 0.1 μF。

输出电容的选择推荐采用以下计算公式：

$$C_{OUT} > \frac{2 \cdot \Delta I_{OUT}}{F_{OSC} \cdot \Delta V_{OUT}}$$

其中：

C_{OUT}：输出电容

Δ I_{OUT}：输出电流变化，可取 I_{OUT}*75%

F_{OSC}：工作频率，典型值为 500kHz

Δ V_{OUT}：输出电压变化，可取 V_{OUT}*5%

此外，至关重要的是，这些输入和输出电容器应当被放置在尽可能接近 REF8230 的 V_{IN} 及 V_{OUT} 引脚的位置。通过缩短电容器与芯片引脚之间的连接路径，可以最大限度地减少寄生电感，提高滤波效果，确保电源信号的纯净度和稳定性。这样的布局优化对于提升整体电路的性能和可靠性至关重要。

电感器选择

根据以下几个因素选择电感：

1. 根据最大输出电流的纹波电流，选择合适的电感。以 40% 的纹波电流为例。电感的计算如下：

$$L = \frac{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN_MAX}}\right)}{F_{SW} \cdot I_{RIPPLE}} = \frac{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN_MAX}}\right)}{F_{SW} \cdot I_{OUT_MAX} \cdot 40\%}$$

其中：

L：电感

V_{OUT}：输出电压

V_{IN_MAX}：最大输入电压

F_{SW}：工作频率，典型值为 500kHz

I_{RIPPLE}：纹波电流

I_{OUT_MAX}：最大输出电流

2. 选择合适的电感器饱和电流额定值。

$$I_{SAT_MIN} > I_{OUT_MAX} + \frac{1}{2} \cdot I_{RIPPLE}$$

其中：

I_{SAT_MIN}：电感器饱和电流额定值

I_{RIPPLE}：纹波电流

I_{OUT_MAX}：最大输出电流

3. 电感的 DCR 和磁芯损耗必须足够低，以降低功耗，满足效率的要求。推荐选择电感的 DCR < 50 mΩ。

热因素考虑

虽然 REF8230 是一种高效的 DC/DC 转换器，但在转换过程中总会有一些功率损失，其中大部分会变成热量使结温升高，所以确保良好散热的 PCB 设计很重要。在 PCB 设计中，让 PCB 的接地铜皮足够大，以带走芯片中产生的热量。

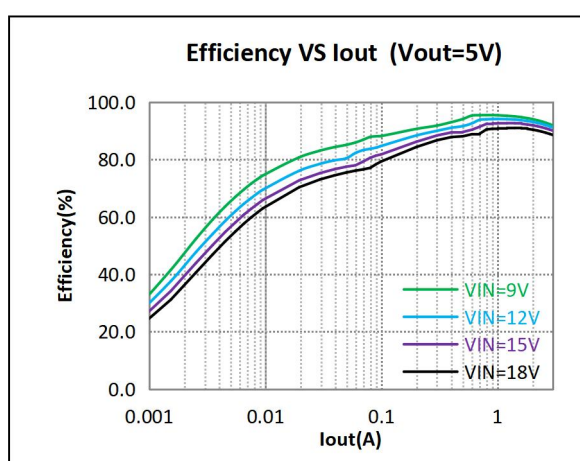
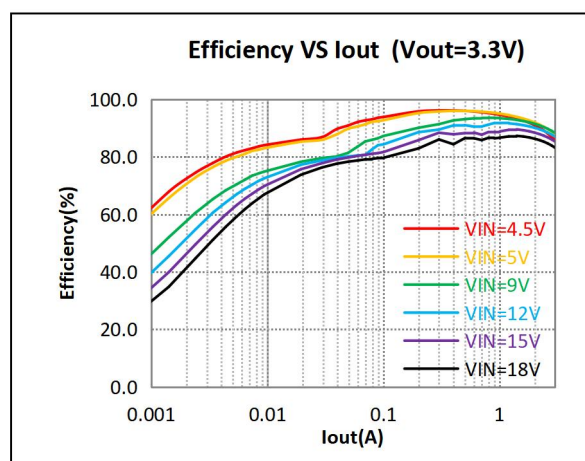
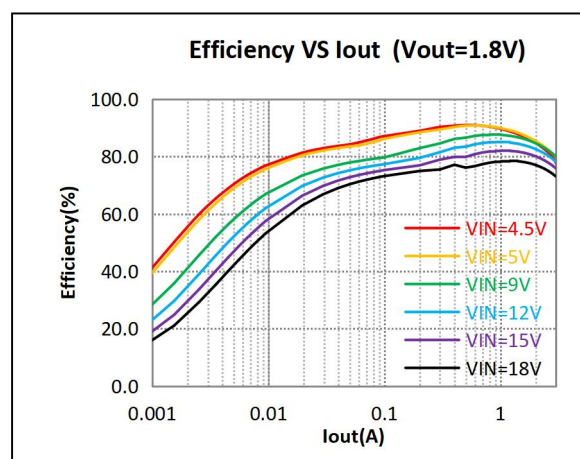
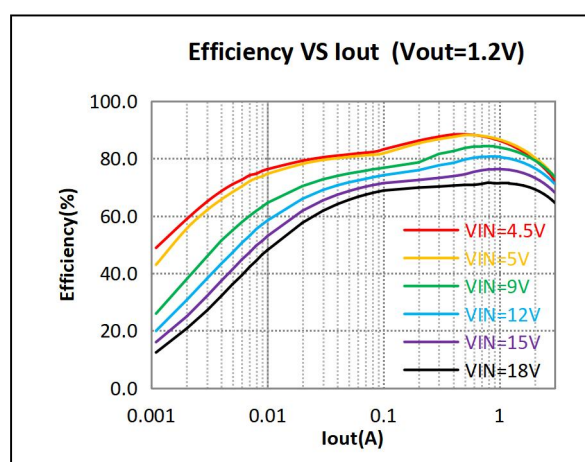
PCB 布局

在 PCB 布局时, 需要考虑回路面积, 同时需要合理放置输入电容器、输出电容器、电感器等关键外围元器件。

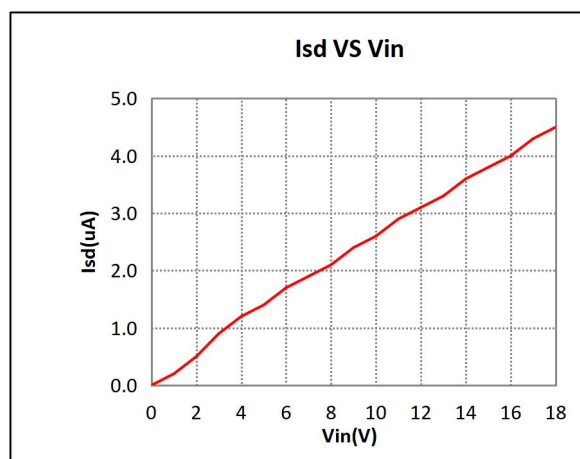
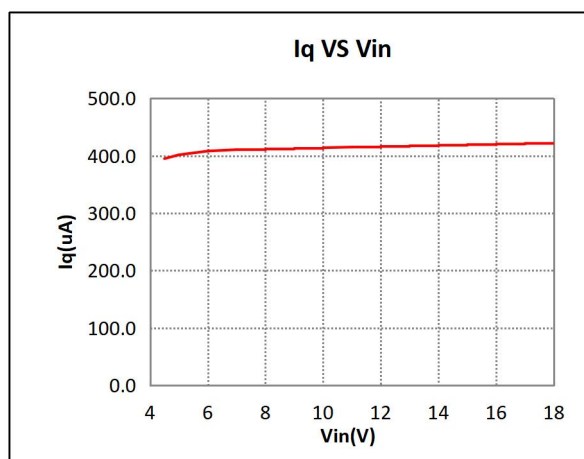
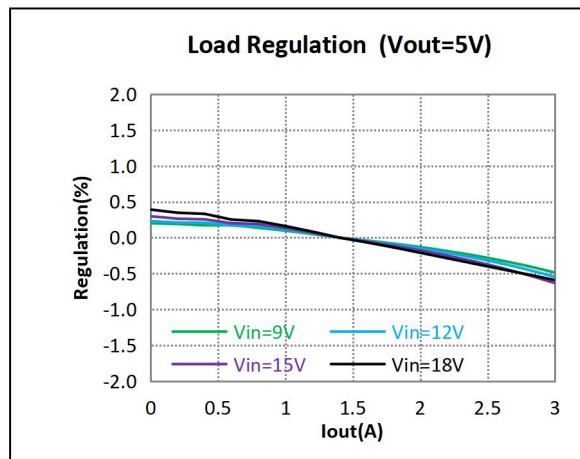
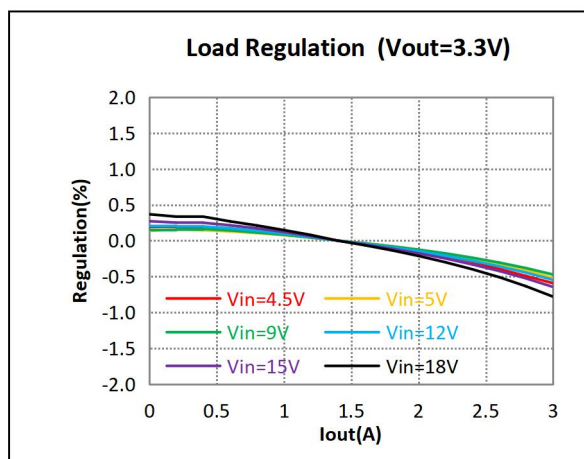
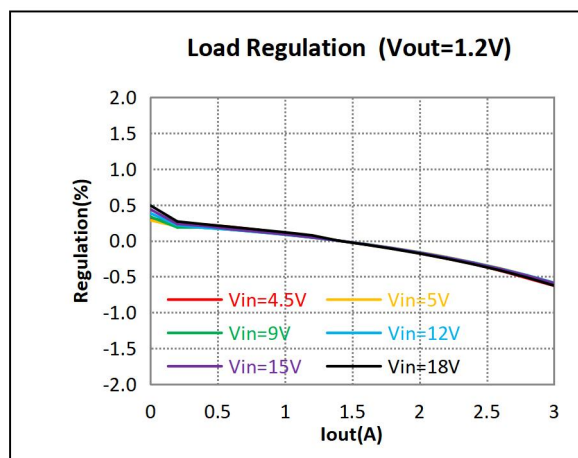
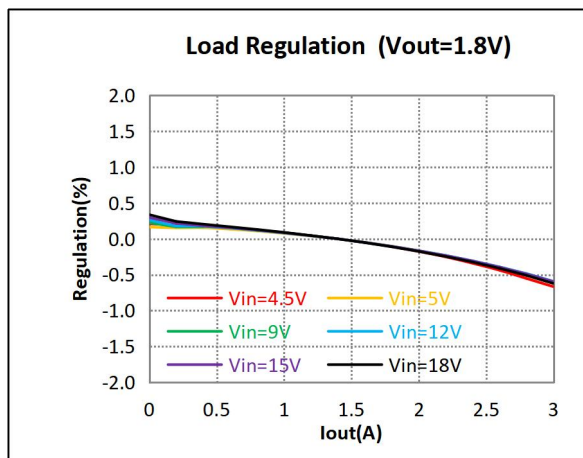
1. CIN 必须靠近 IN 和 GND 引脚。CIN 和 GND 形成的环路面积必须最小化。
2. 与SW 引脚的 PCB 铺铜面积必须最小化, 以避免可能产生的噪音问题。

3. FB 引脚、FB 上拉电阻和 FB 下拉电阻必须远离开关节点, 以避免干扰。
4. 如果与EN引脚接口的系统芯片在关机模式下具有高阻抗状态, 并且 IN 引脚直接连接到锂离子电池等电源, 则最好在EN 和GND 引脚之间添加一个下拉 1M Ω 电阻器, 以防止噪声在关机模式下误触发调节器的开启。

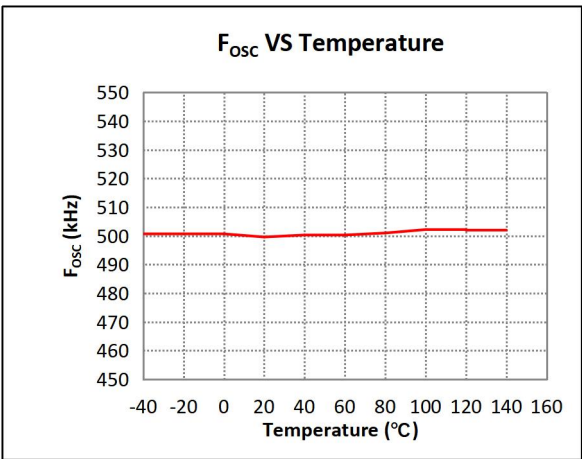
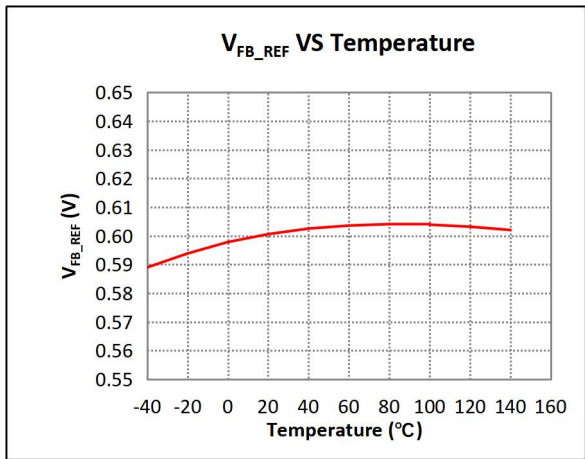
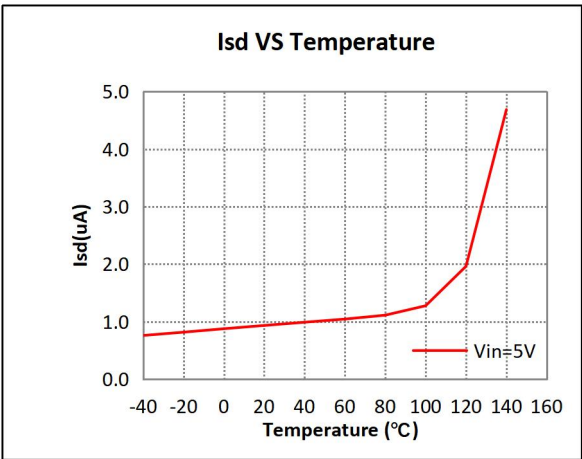
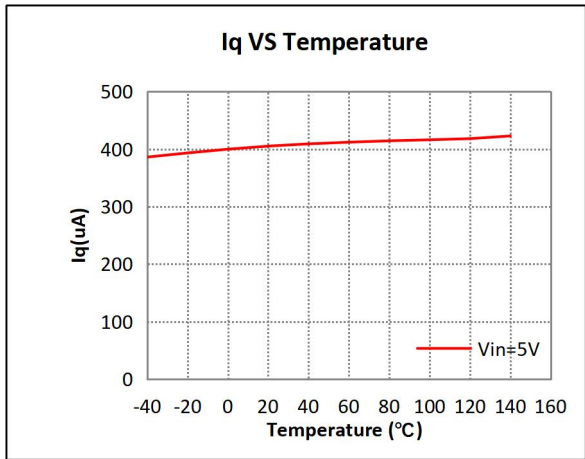
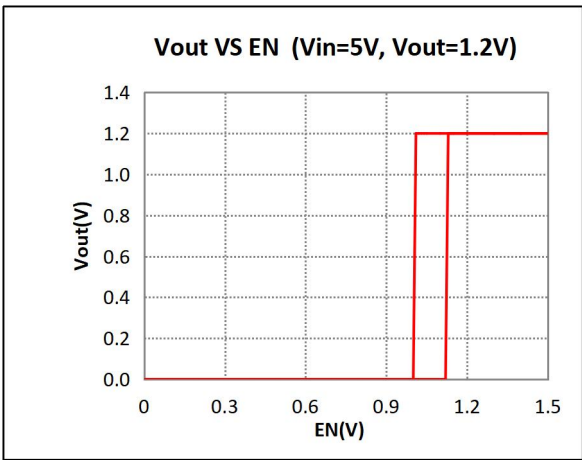
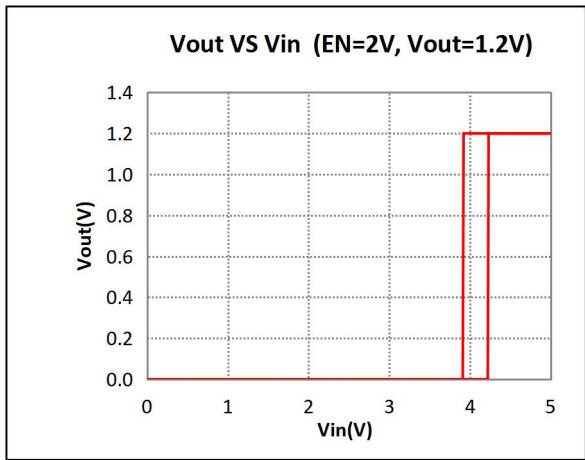
典型特性曲线



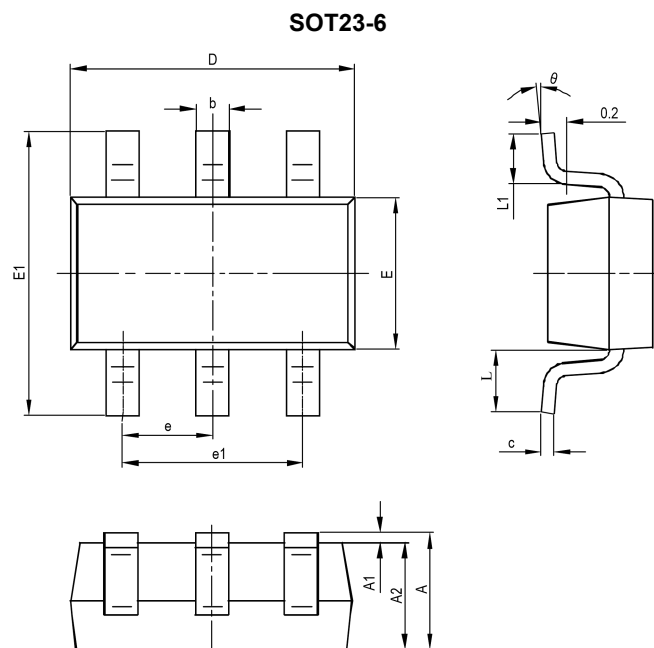
典型特性曲线



典型特性曲线



封装信息



参数	尺寸 (单位: 毫米)		尺寸 (单位: 英寸)	
	最小值	最大值	最小值	最大值
A	1.050	1.250	0.041	0.049
A1	0.000	0.110	0.000	0.004
A2	1.000	1.200	0.039	0.047
b	0.280	0.420	0.011	0.017
c	0.100	0.200	0.004	0.008
D	2.800	3.020	0.110	0.119
E	1.500	1.700	0.059	0.067
E1	2.600	3.000	0.102	0.118
e	0.950TYP		0.037TYP	
e1	1.800	2.000	0.071	0.079
L	0.600REF		0.024REF	
L1	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

深圳市基准半导体有限公司保留更改规格的权利，恕不另行通知，客户在下单前应获取最新版本资料，并验证相关信息是否完整和最新。

深圳市基准半导体有限公司对任何将其产品用于特殊目的的行为不承担任何责任，买方有责任在使用REF品牌的产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产损失。产品提升永无止境，我公司将竭诚为客户提供更优秀的产品！